

The 2nd ARC/CPSY/RECONF High-Performance Computer System Design Contest

第2回 高性能コンピュータ システム設計コンテスト

開催日時/場所

日時：2014年9月5日（金） 13:00-16:00

場所：筑波大学FIT2014第3イベント会場（3A棟4F 3A403）

（2014/9/3-5開催のFIT2014 情報科学技術フォーラム内で開催）

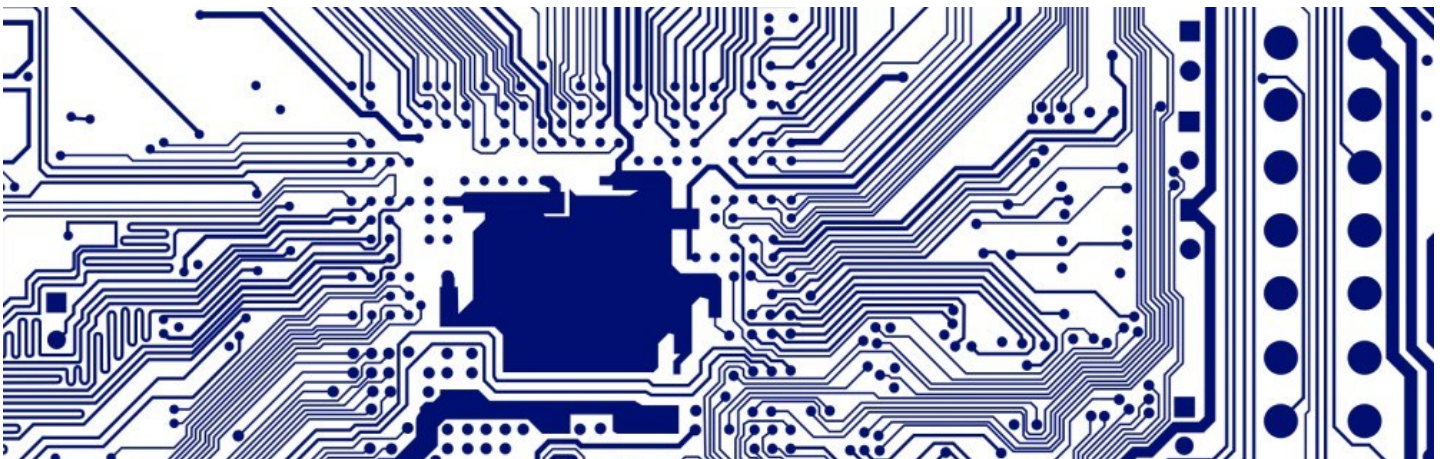
重要日程

2014/6/6(金) 参加登録開始・ルール・ツールキット公開

2014/8/4(月) 12時 予選デザインおよび予稿(1~4ページ)の提出

2014/8/11(月) 予選結果の公表（決勝進出チームの決定）

2014/8/22(金) 予稿集カメラレディ原稿の提出



ルール

FPGAボードを使って、いくつかのアプリケーションを実際に動かす高性能なコンピュータシステムを設計し、設計データ（ビットストリーム）と説明資料(予稿)を提出してもらいます。

順位はコンテスト当日の決勝戦でFPGAボードを動作させて処理時間を測定し決定するという、単純なルールです！ UDP/IP(イーサネット)・シリアル変換ブリッジとなる小型FPGA基板を用いることで、PCとFPGAの間の通信が容易になりました（参加登録者に貸出し）。

詳細は、WEBサイトにてご確認ください。

賞品

豪華賞品を予定！

企画

情報処理学会 計算機アーキテクチャ研究会（IPSJ-ARC）

電子情報通信学会 コンピュータシステム研究専門委員会（IEICE-CPSY）

電子情報通信学会 リコフィギャラブルシステム研究専門委員会（IEICE-RECONF）

Twitter @HpCpsyDC

WEB <http://aquila.is.utsunomiya-u.ac.jp/contest/>

